27.APR'2005 17:57

05- 4-26; 5:59PM; Flist Law Offices

LLOYD WISE

#4766 P.002/005

2/ 0

공개록허10-2001-0019884

(19)대한민국특허청(KR) (12) 공개특허공보(A)

· (51) Int. Cl. ⁸ G06F 1/24

(11) 공개번호 10-2001-0019864 (43) 공개일자 2001년03월15일

		(49) 음제된사 2001년(03년15월
(21) 출원번호 (22) 출원일자	10-1999-0036582 1999년08월81일	
(71) 索원인	상성전자 주익회사 육중용 경기 수원시 정말구 대단3등 416	
(72) 알닿자	임의월 철기도성남시禁당구청자용62~11번지201호	
(74) 대리인	일창헌	
실사왕구 : 화음		
	•	

(54) 아이크로 컨트콜러용 저전압 리셋 외로

요약

본 범명은 아이크로 컨트플러용 저집합 리셋 최로에 관한 것으로, 상기 아이크로 컨트플러는 경작/비등작 상략을 나타내는 상태 신요 금 축력하고, 상기 처집합 리셋 최도는 상기 상태 신호가 상기 아이크로 컨트롤러의 동작 상태를 나타내는 동안, 외부로부터 인가되 는 집용 집합이 기쁜 전합 이유로 낮아질 때 저진합 결출 신호를 환생하는 저전합 검출 수단과 상기 상태 신호가 비통작 레텔에서 동 작 레벨로 천이하고 나서 소정 시간이 호본 육부터 상기 전합 검출 신호를 받아들여 상기 마이크로 컨트롤러의 리셋 신호로 충력하는 리셋 신호 충력 회로를 포함한다.

叫班左

도4

덤세서

도면의 간단한 설명

또 1은 시간에 따른 마이크로 컨무료러의 전원 전말 변화를 보여주는 도면:

도 2는 중래의 마이크로 컨트롤러워 저전한 리셋 최료를 보여주는 도백;

도 3은 마이크로 컨트콜러가 비용작 상태에서 정지 상태로 원이할 때 저전말 경충 회로의 기준 전압 변화를 보여주는 토면:

로 4는 본 발명의 바람직한 실시에에 따른 마이크로 컨트롤러운 저전인 리셋 치료의 구성을 보여주는 도면;

도 5는 도 4에 도시된 리셋 신호 출력 외로의 상세 최론도; 그리고

또 6은 도 5에 도시된 리셋 신호 출력 최로의 타이밍도이다.

*도면의 주요 부문에 대학 부호의 설명+

100 : 마이크로 컨트롭러200 : 저전암 경축 회호

300 : 리셋 신호 출력 회로302, 304 : 인버터

306 : 래의 최료308 : 앤드 게이트

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 문야 중래기술

목 방영은 마이크로 컨트클러와 같은 반복세 점적 외로에 관한 것으로, 좀 더 구체적으로는 전원 전압이 소정 해별 이하로 낮아진 때 PAGE 4/8 * RCVD AT 5/16/2005 3:45:24 PM [Eastern Daylight Time] * SVR:USPTO-EFXRF-1/8 * DNIS:8729306 * CSID:9727329218 * DURATION (mm-ss):02-58 41. VLK. 5002 11:21

05- 4-28; B: 59PM; Firet Law Offices

LLOYD WISE

#4766 P.003/006

3/ 6

반도체 집적 회로를 의셋시키는 회로에 관한 것이다.

휴대용 전자 장치는 제품의 독성상 전원 전압의 변화가 상하여 용작 전압 병위를 벗어나는 전압 상승 또는 전압 하강이 충족 발생한다. 이와 활쪽 휴대용 전자 장치에 구비되는 마이크로 컨트롤러 유닛(microcontroller unit; MCU)은 전원 전압이 경상 동작 전압 범위를 벗어날 때 오동작할 확률이 매우 찾아지게 된다. 교리으로, 휴대용 전자 장치에 구비되는 마이크로 컨트롤러 유닛의 전원 전압 테벨 병화에 따른 오동작 방지는 매우 종요한 문제로 다루어지고 있다.

따라서, 대부분의 마이크로 권료중에는 저접함 청춘기(low voltage detector)를 구비하여 전원 전압(VDD)이 기준 적합(Vief)보다 낮아질 때 리셋되도옥 한다. 도 1운 시간에 따른 마이크로 컨트롤러의 전원 전압 변화금 보여주는 도면이다. 도 1운 참포하면, 전원 전암(VDD)이 기준 전암(Vref)보다 높은 구간(A, C)에서 상기 마이크로 컨트롤러는 정상적으로 등자하나, 전원 전압(VDD)이 기준 전앙(Vref)보다 낮은 구간(B)에서 상기 마이크로 컨트롤러는 상기 저점압 검출기에 외해 리셋된다.

도 2는 중래의 마이크로 컨트醛터의 저전압 리셋 회로를 보여주는 도명이다.

도 2층 참조하면, 마이크로 컨트숍러용 저전앙 타켓 최로는 저전앙 검출 되호(20)와 리셋 신호 중력 제로(30), 그리고 PMO\$ 트랜지스터(MP1)도 구성된다.

상기 저전압 검출 의료(20)는 전원 전암(VDD)이 기훈 전압(Vret) 이하코 낮아지면 저절압 검출 신호(LVD)를 발생한다.

리엣 신호 출력 회로(30)는 상기 상태 신호(STOP)를 받아들여 반전시키는 인버터(34)와 상기 언버터(34)의 중력 신호와 상기 저전망 경훈 신호(LVD)를 받아끌여 리셋 신호(reset)를 함생하는 앤드 게이트(32)를 보았한다. 상기 상태 신호(STOP)는 상기 마이크로 컨트 루리(10)의 동작/비용장 상태를 나타낸다. 즉, 상기 아이크로 컨트롤러(10)가 공작 상태일 때 상기 상태 신호(STOP)는 모두 레벨(논 리 '1')이고 상기 아이크로 컨트롤러(10)가 비용작 상태일 때 상기 상태 신호(STOP)는 하이 레페이다.

따라서, 저전압 리켓 회로는 상기 마이크로 컨트롤러(10)가 종작 상태인 중안 전원 전앙(VDD)이 기준 전압(Vref) 이하로 낮아지면 상기 리셋 신효(reset)을 탐생한다.

상기 PMOS 트랜지스터(MP1)는 전원 전압(VDD)과 상기 저전앙 경송 최르(20) 사이에 형성된 전유 종로 및 상기 마이크로 컨트롤러 (10)로루릭 출력되는 상태 신호(STOP)에 의해 제어되는 게이트를 갖는다.

그러므로, 상기 저전합 검춘 죄로(20)는 상기 마이크로 컨트클러(10)의 중작 상태 용안에만 상기 전원 전앙(VDD)은 공급받아 공착합다. 그러나, 도 3에 로시면 바와 같이, 상기 아이크로 컨트플러(10)가 박동작 상태에서 점지 상태로 원이하는 순간, 상기 처점양 검총 의로(20)의 기준 전압(Vref)은 전일 전앙(VDD) 레벨까지 상승했다가 정상 레벨포 유지된다. 따라서, 상기 기준 전압(Vref)이 전원 전압(VDD) 레벨까지 상승하는 구간(D)에 비청상적인 리셋이 발생할 수 있다.

발명이 이루고자하는 기술적 과제

따라서, 곧 발명의 목적은 안점된 중작은 수행하는 마이크로 컨트롤러용 처전양 리셋 최료를 제공하는데 있다.

발명의 구성 및 작용

상숙한 바와 같은 본 활명의 목적을 단성하기 위한 본 말명의 특징에 외하면, 마이크로 컨트클러운 저전압 리셋 회로는: 상기 마이크로 컨트클러는 중해/비등자 상태를 나타내는 상태 신호준 출력하고, 상기 상해 신호가 상기 마이크로 컨트블러의 중작 상태를 나타내는 용안, 의부로부터 인가되는 전원 전압이 기준 전압 이하로 낮아질 때 저전압 검축 신호를 발생하는 저편의 검축 수단; 그리고 상기상태 신호가 비용작 태벌에서 존작 태벌로 천이하고 나서 소장 시간이 호른 추부터 상기 전압 검술 신호를 받아들여 상기 마이크로 컨트용터의 리셋 신호로 출력하는 학셋 신호 출력 의로를 효합한다.

바람짜한 실시에에 있어서, 삼기 아이크로 컨트롤러는. 상기 상태 신호가 비통작 레벨에서 통짝 레벨로 전이함 때 카운트 중작은 개 시하는 카운터를 포함한다.

바람칙학 싶시예에 있어서, 상기 리셋 신호 총력 최로는, 상기 상태 신호를 받아들이는 제 1 입력 단자와, 상기 카운터의 종력 신호촌 받아들이는 제 2 입력 당자, 그리고 줄역 단자를 갖는 SR 플립-급급; 및 상기 SR 플립-플롭으로부터 축력되는 신호와 상기 저전압 검증 신호를 받아들여 논리 연산하는 논리 회료를 포함한다.

이약 같은 장치에 의해서, 마이크로 컨트플러용 저전함 리켓 최로에 꾸비되는 저전함 검출 최로로 전원 전압이 인가되어 검출 중작용 개시한 때 발생할 수 있는 오류를 방지할 수 있다. 05- 4-26; 5;59PM;First Law Offices

LLOYD WISE

PAGE 06/08

#4766 P.004/006

4/ 8

(실시예)

이하 본 방명에 따른 심시예를 철무된 도면 도 4 내지 도 6을 참조하여 상세히 설명한다.

도 4는 본 방명의 바람직한 실시에에 따른 아이크로 컨트콤러용 재전암 리셋 河통의 구성을 보여주는 도면이고, 도 5는 도 4에 도시· 됨 리셋 신호 출력 최로(300)의 상세 피로도이다.

도 4를 참또마면, 마이크로 컨트랑터(100)용 저전앙 리샛 최료는 PMOS 트랜지스터(MP1), 저전암 검쓸 최로(200), 및 리셋 신호 광택 최로(300)를 포함한다.

영반적으로 마이크로 컨트롤러에는 타이머(time): 이 모시된)가 구비되어 있다. 상기 타이머는 짜위 온 시 또는 리셋에서 해제되어 중 작 상태로 복귀될 때 가운도 등작용 계시한다.

이 싶시예에서, 상기 저천양 리셋 회로는 아이크로 컨트틸터(100)에 구비된 기록터로부터 충격되는 N-비를 신호 가운데 4 번째 비트 (BIT4)의 신호를 리셋 지연 신호로 이용한다.

상기 학셋 신호 총력 최로(300)는 도 5에 도시된 바와 같이, 마이크로 컨트롤러(100)의 카운터로부터 축력되는 신호 가운데 네 번째 비효의 신호(BT4)을 받아들여 반전시키는 인버터(302)와 상기 마이크로 컨트롤러의 동작/비등작 상태를 나타내는 상태 신호(STOP) 를 받아들여 반전시키는 인버터(304), 래치 회로(306), 그리고 앤드 게이트(308)을 포함한다.

상기 때의 회토(306)는 SR 흥림~출품(flip-flop)으로 구성되고, 상기 인버터(302)를 통해 반전된 카몬트 신호(BIT4)를 받아들이는 제 1 있력 단자(SN)와 상기 인버터(308)을 통해 반원된 상태 신호(STOP)는 할아들이는 제 2 있렧·단자(RN), 그라고 축력 단자(Q)를 갖는다. 상기 앤드 케이트(308)는 상기 래의 회로(308)로부터 출력되는 신호와 상기 체진합 결출 회로(200)로부터 출력되는 신호(LVD)를 받아들여 리셋 신호(respt)를 출력한다.

도 6목 도 5에 도시된 리켓 신호 축례 외호의 타이밍도이다.

도 6음 왕조하면, 상기 마이크로 컨트롤릭(10)가 봉작하지 않는 비중화 상태(즉, 상태 신호(STOP)가 하이 해떤)인 동안 외부로부터 리셋 실호가 인기되어 등학 상태(즉, 상태 선호(STOP)가 로우 레벨)로 되면, 상기 마이크로 컨트롤릭(10) 내의 카운터는 카운트 동작 을 개시한다.

싱기 카운터호부터 총력되는 신호 가운데 4 번째 비혹에 대통하는 신호(BIT4)가 토우 해벨용 유지하는 동안 싱기 래치 최로(308)로 부터 출력되는 신호는 토우 레벨을 뮤지한다. 따라서, 싱기 저전암 검출 최로(200)가 전원 전압(VDD)이 기준 전암(Vref)모다 낮음을 검욕하여 하이 레벨의 검출 신호(LVD)를 축적하더라도 상기 앤드 게이트(308)호구터 순적되는 신호는 토우 레벨을 뮤지한다.

상기 가운터로부터 출력되는 신호 가을데 4 번째 비트에 대용하는 신호(BIT4)가 하이 레벨로 전이하면 상기 래치 회로(306)는 하이 레벨의 신호를 축적한다. 상기 가운터로부터 관력되는 신호 가운데 4 번째 비롭에 대용하는 신호(BIT4)가 다시 로우 레벨로 전이하더라도 상기 상태 신호(STOP)가 모우 레벨로 유지하는 동안 상기 대치 최로(306)는 하이 레벨의 신호를 계속해서 출력한다.

즉, 상기 인버터를(302)과 상기 래치 최호(306)는 상기 저전압 점춘 최로(200)가 안정된 상태에서 등작할 때까지 상기 검출 신호 (LVD)를 마스크(mask)하기 위한 회로로 공작한다.

에시적인 바람직한 심시예들을 이용하여 본 방명을 설명하였지만, 본 발명의 범위는 개시된 실시예들에 한정되지 않는다는 것이 잘 이해될 것이다. 모히려, 본 발명의 범위에는 다양한 변형 예를 및 그 유사한 구성들은 모두 포함될 수 있도록 하려는 것이다. 따라서, 정구 범위는 그러한 변형 예를 및 그 유사한 구성들 모두를 조합하는 것으로 가능한 쪽넓게 해석되어야 한다.

對國의 支型

이상과 같은 본 발명에 의하면, 마이크로 컨트롤러용 저전압 리셋 최로에 구비되는 저전압 검축 회로로 전원 전압이 인가되어 검축 중작읍 개시할 때 방생활 수 있는 오유를 방지할 수 있다.

(57)왕구의 벌위

친구함1

마이크로 연트들러운 저진만 리셋 최도에 있어서:

상기 아이크로 컨트롤러는 등작/비등작 상태를 나타내는 상태 신호를 즐릭하고.

상기 상태 신호가 상기 마이크로 컨트들러의 등학 상태를 나타내는 중압, 외부로부터 민가되는 전원 전압이 기준 전압 이하로 낮아졌

PAGE 6/8 * RCVD AT 5/16/2005 3:45:24 PM [Eastern Daylight Time] * SVR:USPTO-EFXRF-1/8 * DNIS:8729306 * CSID:9727329218 * DURATION (mm-ss):02-58

LLOYD WISE

#4766 P.005/006 # 5/ \$

Ob- 4-26; 6:59PM; First Law Offices

때 저집압 검축 식호급 발생하는 저진 양 검문 수단: 그리고

상기 상태 신호가 비등작 레벨에서 등작 레벨로 전이하고 나서 소청 시간이 옳은 후부터 상기 전망 경충 신호를 받아들여 상기 때야 크로 전트들러의 리셋 신호로 출력하는 리셋 신호 축력 회로를 포함하는 것을 특징으로 하는 마이크로 컨트플러용 저전함 리셋 제로.

점구함2

제 1 형에 있어서.

상기 마이크로 컨트블라는,

상기 삼택 신호가 비용자 레벨에서 충착 레벨로 천이할 때 카운트 공작을 계시하는 카운티를 포함하는 것은 특징으로 하는 아이크로 컨트롤러용 재접합 리셧 최류,

정구함3

제 2 항에 있어서,

상기 리샛 신호 올려 회로는.

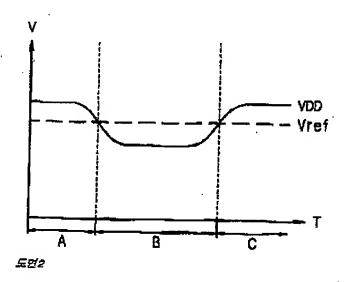
상기 상태 신호등 발마들이는 제 1 양력 단자와, 상기 카를터의 충격 신호충 받아들이는 제 2 입력 단자, 그리고 출력 단자를 갖는 SR 불림-품돔; 및

상기 SR 품립-즐급으로부터 충력되는 신호와 상기 저절만 검춤 실호를 받아든어 논리 연산하는 논리 최고류 조염하는 것을 주칭으로 하는 마이크로 컨트플러를 저전한 리셋 최도.

复

도면1

(종래기술)

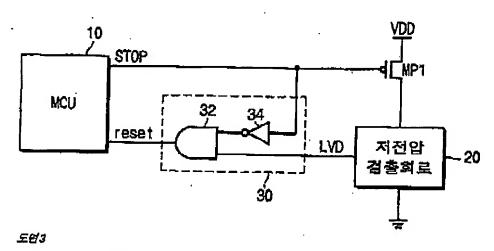


SLATER & MATSIL LLP

PAGE 08/08 #4766 P.006/006

8/

(종래기술)



(중래기술)

